

(1) Japanese Patent Application Laid-Open No. 11-176081 (1999):  
"FRAME NUMBER DETECING DEVICE AND METHOD THEREOF"

The following is an extract relevant to the present application.

Fig. 1 is a block diagram showing a frame number detecting device according to an embodiment of the present invention. Note that an input signal conforms to a DVD-ROM format shown in the Background Art.

As shown in Fig. 1, the frame number detecting device according to the present invention has sync pattern extracting means 1 and comparing means 2, and the sync pattern extracting means 1 comprises an S/P converter 11, an SYNC detecting interpolator 12, a timing adjustor 13, D flip-flops 14a, 14b, an SY1 pattern detector 15a, an SY2 pattern detector 15b, an SY3 pattern detector 15c, an SY4 pattern detector 15d, an SY6 pattern detector 15e, an SY7 pattern detector 15f, and the comparing means 2 comprises AND gates 16a-16e, a 8 frame delayer 17a, a 6 frame delayer 17b, a 4 frame delayer 17c, a 2 frame delayer 17d, a combinational logic circuit 18, a comparator 19, a frame counter 20.

A remedial operation of a frame number of the frame number detecting device according to the present invention is now described with an embodiment. Fig. 7 is a timing chart showing a case where all sync codes can be normally detected.

When all sync codes can be detected, D0, D1, D2, D3, D4 become 1 at the same timing. Consequently, CB becomes 5. When a threshold value is set at 3, CP becomes 0, FR is preset at 26, and a count up is repeated subsequently from 1 to 26 until the sync code agrees with the threshold value.

Next, a case where an error occurs in the sync code is now described. Fig. 8 is a timing chart showing a case where an error occurs in the sync code. An oblique line in Fig. 8 means the sync code is an error. As shown in Fig. 8, when the sync code is garbled into another pattern or is in a pattern that does not exist, D0, D1, D2, D3, D4 become 1 in some parts, and become 0 in some parts. However, when the threshold value of CB is 3 or more, CP becomes "1". Accordingly, FR is preset at 26, and a count up is repeated subsequently from 1 to 26 until the sync code agrees with the threshold value. By this operation, even when an error occurs in the sync code, it is possible to output a frame number correctly if it does not exceed the threshold value.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-176081

(43)公開日 平成11年(1999)7月2日

(51) Int.Cl.<sup>8</sup>

識別記号

FI

G 1 1 B 20/10

G 1 1 B 20/10

B

審査請求 未請求 請求項の数 8 O L (全 8 頁)

(21)出願番号 特願平9-336839

(22)出願日 平成9年(1997)12月8日

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 出口 博紀

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72)発明者 白井 誠

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

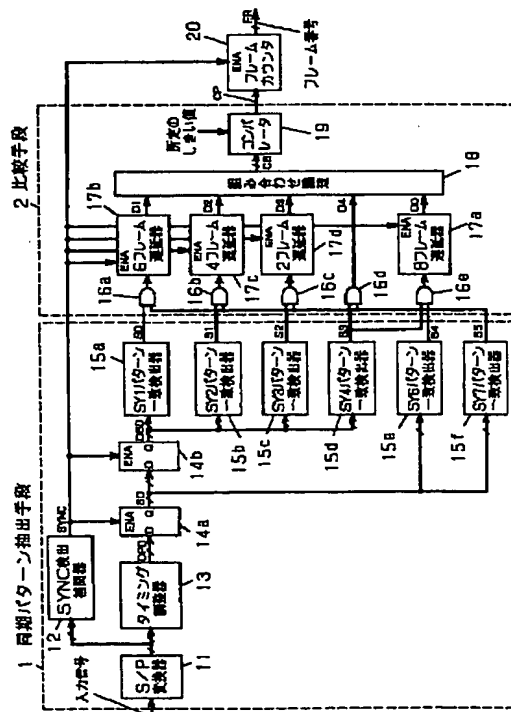
(74)代理人 弁理士 滝本 智之 (外1名)

(54) 【発明の名称】 フレーム番号検出装置及び方法

(57) 【要約】

【課題】 データの同期パターンが符号間距離の小さい複数の同期パターンで構成されるデータにおいて、そのフレーム番号を誤検出することなく、検出できるフレーム番号検出装置および方法を提供する。

【解決手段】 入力信号から連続するXフレーム（Xは自然数）の同期信号のパターンを抽出する同期パターン抽出手段1と、前記抽出した同期信号のパターンのZフレーム（Zは自然数）を1ブロックとして、所定のパターンとYブロック（Yは自然数）以上一致したか検出する比較手段2と、比較手段出力でカウント値をセットするフレームカウンタ20を備えている。



## 【特許請求の範囲】

【請求項 1】 1セクタが複数のフレームからなり、1フレームが同期信号とデータからなり、同期信号は1フレームもしくは連続する2フレーム以上の同期信号のパターンからセクタ内のフレーム番号が特定できるようなパターンである入力信号を入力するフレーム番号検出装置であって、入力信号から連続するXフレーム（Xは自然数）の同期信号のパターンを抽出する同期パターン抽出手段と、前記抽出した同期信号のパターンと所定のパターンがYビット以上（Yは自然数）一致したか検出する比較手段と、前記比較手段出力をもとに、フレーム番号を出力するフレーム番号決定手段とを有することを特徴とするフレーム番号検出装置。

【請求項 2】 前記抽出した同期信号のパターンの1フレームを1ブロックとして、所定のパターンとYブロック以上一致したか検出する比較手段を持つことを特徴とする請求項 1 記載のフレーム番号検出装置。

【請求項 3】 前記抽出した同期信号のパターンの2フレームを1ブロックとして、所定のパターンとYブロック以上（Yは自然数）一致したか検出する比較手段を持つことを特徴とする請求項 1 記載のフレーム番号検出装置。

【請求項 4】 前記抽出した同期信号のパターンのZフレーム（Zは自然数）を1ブロックとして、所定のパターンとYブロック以上（Yは自然数）一致したか検出する比較手段を持つことを特徴とする請求項 1 記載のフレーム番号検出装置。

【請求項 5】 1セクタが複数のフレームからなり、1フレームが同期信号とデータからなり、同期信号は1フレームもしくは連続する2フレーム以上の同期信号のパターンからセクタ内のフレーム番号が特定できるようなパターンである入力信号から連続するXフレーム（Xは自然数）の同期信号のパターンを抽出し、前記抽出した同期信号のパターンと所定のパターンがYビット以上（Yは自然数）一致したか検出し、前記一致検出結果もとに、フレーム番号を出力するフレーム番号検出方法。

【請求項 6】 前記抽出した同期信号のパターンの1フレームを1ブロックとして、所定のパターンとYブロック以上一致したか検出することを特徴とする請求項 5 記載のフレーム番号検出方法。

【請求項 7】 前記抽出した同期信号のパターンの2フレームを1ブロックとして、所定のパターンとYブロック以上（Yは自然数）一致したか検出することを特徴とする請求項 5 記載のフレーム番号検出方法。

【請求項 8】 前記抽出した同期信号のパターンのZフレーム（Zは自然数）を1ブロックとして、所定のパターンとYブロック以上（Yは自然数）一致したか検出する特徴とする請求項 5 記載のフレーム番号検出方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、データを復調する装置に関し、特に、復調データのフレーム番号を検出するフレーム番号検出装置に関する。

【0002】

【従来の技術】 近年、レーザ光をもちいて情報の記録、再生を行える光ディスクが開発されている。そこで光ディスクに情報を記録するフォーマットとしては、各種の提案が成されているが、いずれのケースでも同期信号は不可欠である。このような光ディスクを再生する場合は、同期信号を再生して、同期信号をカウントし、カウント値により、フレームを判定している。つまり同期信号を計数することによりフレームを検出するようにしている。しかしながら、ディスクが異常な回転をした場合は、フレームの長さが長くなったり短くなったりする。すると、同期信号のカウントミス等が生じセクタ内のどのフレームを再生しているのかが不明となり、ここで再生されるデータがすべてエラーとなってしまふ。

【0003】 このような問題を解決する装置及び方法については、特開平 8-289249 号公報に記載されている。以下にこの方式について説明する。

【0004】 1セクタが複数の行からなり、1行が奇数フレームと偶数フレームからなり、1フレームが同期信号とデータからなるようなデジタルデータを記録した媒体を再生し、連続した3個または4個の同期信号番号の組み合わせ内容から、再生中のフレーム番号と再生行を検出する。

【0005】 具体例として、DVD-ROMフォーマットに準拠した信号のフレーム番号検出に適用した場合について述べる。図2は、本従来例によるフレーム番号検出装置に入力される入力信号のフォーマットを示す図である。図3は、図2に示される同期信号のパターンである。

【0006】 DVD-ROMフォーマットの入力信号は、図2に示すセクタ構造をもつ。1セクタが26個のフレームからなり、1フレームは32ビットの同期信号と1456ビットのデータからなり、おのおののフレームには、連続する2フレーム以上の同期信号のパターンからセクタ内のフレーム番号が特定できるような同期信号のパターンをもっている。セクタ先頭のフレームのデータには64ビットのIDと32ビットのIDエラー検出信号（IED）が含まれる。データは8-16変調等に変調されたデータである。

【0007】 同期信号は、図3に示すパターンであり、それぞれにシンク番号SY0からSY7がつけられている。同期信号のパターンすなわちシンクコードは、それぞれのシンク番号ごとに4種類ずつあり、所定の論理、変調方式により選択するようになっている。シンクコードは他のシンク番号のシンクコードと区別する13ビットパターンと、共通する「100000000000010001」の19ビットパターンが埋め込まれている。以下、シンク番

号を区別する13ビットパターンを特定コード、「10000000000010001」の19ビットパターンを14T4Tということにする。また、特定コードは最底でも連続する2フレームのシンクコードを検出することにより、どのフレームであるか特定できるような構成である。例えば、5フレーム目を判断するためには、前のシンクコードの特定コードがSY5を示すパターンであり、現在のシンクコードの特定コードがSY2を示すものであるという2つの条件が必要となる。1フレーム目の判断に関しては、IDを安定に読みとるために、シンクコード1つでできるようになっている。

【0008】従来、このような入力信号からフレーム番号を検出する場合、上記のように、最小連続する2個のシンクコード、実際にはフレーム番号検出の安定性を考え、連続した3個または4個の同期信号番号の組み合わせ内容から、再生中のフレーム番号する方法が取られていた。

【0009】しかしながら、DVD-ROMフォーマットの場合、異なるシンク番号であっても、特定コードの13ビットのパターンのみで区別しているために、それぞれの符号間距離が非常に小さい。1ビットのビットシフトで誤るシンク番号を図4に示す。図4において、丸のついている部分は、行の項目のシンク番号と列の項目のシンク番号が1ビットのビットシフトで誤検出する可能性のあることを示す。また、誤検出する例を図5に示す。3フレーム分のシンクコードからフレーム番号を特定することになると、SY6、SY2、SY6の順にシンクコードを検出した場合、現在のフレーム番号は14である。しかし、SY2は1ビットのビットスリップでSY3と誤検出する可能性があり、誤検出した場合、現在のフレーム番号は16になってしまう。これにより、後段でのエラー訂正回路で正確にエラー訂正できなくなる。シンクコードから判断するフレーム数を大きくすればするほど、フレーム番号の誤検出の確率は下がるものの、逆に少しのエラーも許容できなくなり、フレーム番号の検出率の低下を招くおそれがある。

#### 【0010】

【発明が解決しようとする課題】上述の従来技術に示すように、同期信号のパターンのビット長が小さいときは、他のフレーム番号を示す同期信号との符号間距離が小さくなるため、フレーム番号を誤検出する可能性が高くなる。しかしながら、同期信号のパターンのビット長を大きくすると冗長が大きくなり、データ効率が悪くなる。

【0011】本発明は、上記課題を解決するためになされたものであり、その目的とするところは、データの同期パターンが符号間距離の小さい複数の同期パターンで構成されるデータにおいて、そのフレーム番号を誤検出することなく、検出できるフレーム番号検出装置及び方法を提供することにある。

#### 【0012】

【課題を解決するための手段】本発明によるデータ検出装置及び方法は、1セクタが複数のフレームからなり、1フレームが同期信号とデータからなり、同期信号は1フレームもしくは連続する2フレーム以上の同期信号のパターンからセクタ内のフレーム番号が特定できるようなパターンである入力信号から、現在のフレーム番号を検出するフレーム番号検出装置及び方法であって、入力信号から連続するXフレーム(Xは自然数)の同期信号のパターンを抽出する同期パターン抽出手段と、前記抽出した同期信号のパターンと所定のパターンがYビット以上(Yは自然数)一致したか検出する比較手段と、前記比較手段出力もとに、フレーム番号を出力するフレーム番号決定手段とを備えており、そのことにより上記目的が達成される。

【0013】また本発明では、前記抽出した同期信号のパターンの1フレームを1ブロックとして、所定のパターンとYブロック以上(Yは自然数)一致したか検出する比較手段を持ち、前記比較手段出力もとに、フレーム番号を出力する。

【0014】また本発明では、前記抽出した同期信号のパターンの2フレームを1ブロックとして、所定のパターンとYブロック以上(Yは自然数)一致したか検出する比較手段を持ち、前記比較手段出力もとに、フレーム番号を出力する。

【0015】また本発明では、前記抽出した同期信号のパターンの3フレームを1ブロックとして、所定のパターンとYブロック以上(Yは自然数)一致したか検出する比較手段を持ち、前記比較手段出力もとに、フレーム番号を出力する。

【0016】また本発明では、前記抽出した同期信号のパターンのZフレーム(Zは自然数)を1ブロックとして、所定のパターンとYブロック以上(Yは自然数)一致したか検出する比較手段を持ち、前記比較手段出力もとに、フレーム番号を出力する。

#### 【0017】

【発明の実施の形態】以下に本実施例を図面を参照しながら説明する。同一の参照符号は同一の構成要素を示す。

【0018】図1は、本発明によるフレーム番号検出装置の実施例のブロック図である。入力信号は、従来例でしめしたDVD-ROMフォーマットに準拠したものとする。

【0019】図1に示すように、本発明によるフレーム番号検出装置は、同期パターン抽出手段1と比較手段2を持ち、同期パターン抽出手段1は、S/P変換器11、SYNC検出・補間器12、タイミング調整器13、Dフリップフロップ14a、14b、SY1パターン検出器15a、SY2パターン検出器15b、SY3パターン検出器15c、SY4パターン検出器15d、

SY6パターン検出器15e、SY7パターン検出器15fで構成され、比較手段2は、ANDゲート16aから16e、8フレーム遅延器17a、6フレーム遅延器17b、4フレーム遅延器17c、2フレーム遅延器17d、組み合わせ論理18、コンパレータ19、フレームカウンタ20で構成される。

【0020】S/P変換器11は、上記の入力信号を受け取り、入力信号にビット同期したクロックで、シリアル・パラレル変換を行い、32ビットのパラレルデータとして出力する。

【0021】シンク検出・補間器12は、パラレルデータを受け取り、14T4Tのパターン一致によるシンク検出をおこない、正しく1フレーム間隔でシンクが検出できないとき、補間動作をおこない、同期信号を出力する。具体的には、図6に示すように前の同期信号を基準に、予測ウィンドウを生成する。予測ウィンドウ内で14T4Tが検出できたとき、14T4T検出パルスを基準に、Xビット遅れ(Xは予測ウィンドウ幅より大きい)で同期信号を出力する。予測ウィンドウ内にシンクが検出できなかったとき、予測ウィンドウの中心位置からXビット後に同期信号を出力する。予測ウィンドウ外に14T4Tが検出できることが続いた場合、次の予測ウィンドウはウィンドウ外で検出した14T4Tを基準に生成する。

【0022】タイミング調整器13は、同期信号とパラレルデータのタイミングずれを補正するXビットの遅延回路であり、パラレルデータをXビット遅延して遅延パラレルデータを出力する。

【0023】Dフリップフロップ14aは、遅延パラレルデータを同期信号をイネーブルとしてラッチし、シンクパターンデータを出力する。Dフリップフロップ14bは、シンクパターンデータを同期信号をイネーブルとして1フレーム遅延し、遅延シンクパターンデータを出力する。

【0024】SY1パターン検出器15aからSY4パターン検出器15dはそれぞれ、図3に示すシンクコード中の特定コードと遅延シンクパターンデータの13ビットの比較を行い、一致したときSY1一致パルス、SY2一致パルス、・・・、SY4一致パルスを出力する。

【0025】SY6パターン検出器15eとSY7パターン検出器15fはそれぞれ、図3に示すシンクコード中の特定コードとシンクパターンデータの13ビットの比較を行い、一致したときSY6一致パルス、SY7一致パルスを出力する。

【0026】次に、アンドゲート16aから16eで、それぞれの一致パルスのアンドをとり、アンドゲート16eからSY4/6一致パルス、アンドゲート16aからSY1/7一致パルス、・・・、アンドゲート16dからSY4/7一致パルスを出力する。

【0027】8フレーム遅延器17aはSY4/6一致パルスを8フレーム遅延する。6フレーム遅延器17bはSY1/7一致パルスを6フレーム遅延する。4フレーム遅延器17cはSY2/7一致パルスを4フレーム遅延する。2フレーム遅延器17dはSY3/7一致パルスを2フレーム遅延する。

【0028】組み合わせ回路18は、五本の入力の1の数を計算し出力する。すなわち、五本の入力が「01001」であったなら2を、「11101」であったなら4を出力する。

【0029】コンパレータ19は所定のしきい値と組み合わせ回路18の出力を比較し、所定のしきい値が大きいときは1を、それ以外は0を出力する。すなわち同期信号のパターンの2フレームを1ブロックとしてパターンの比較を行い、所定のしきい値以上一致した時、現在のフレームが26フレームであると判断し、フレームカウンタに26フレーム目であることをしめす「0」を出力する。

【0030】フレームカウンタ20はコンパレータ19の出力が0のとき26にプリセット、それ以外のときは同期信号ごとにカウントアップし、カウント値26より大きくなると1にリセットするカウンタであり、カウント値をフレーム番号として出力する。

【0031】具体例を示して、本発明によるフレーム番号検出装置のフレーム番号の補正動作について説明する。図7は正常にすべてのシンクコードが検出できた場合のタイミングチャートである。

【0032】SYNCはシンク検出・補間器12から出力される同期信号、DPDはタイミング補正器13から出力される32ビットの遅延パラレルデータ、SDはDフリップフロップ14aから出力されるシンクパターンデータ、DSDはDフリップフロップ14bから出力される遅延シンクパターンデータ、S0はSY1パターン検出器15aから出力されるSY1一致パルス、S1はSY2パターン検出器15bから出力されるSY2一致パルス、S2はSY3パターン検出器15cから出力されるSY3一致パルス、S3はSY4パターン検出器15dから出力されるSY4一致パルス、S4はSY6パターン検出器15eから出力されるSY6一致パルス、S5はSY7パターン検出器15fから出力されるSY7一致パルス、D0はANDゲート16eから出力されるSY4/6一致パルスを8フレーム遅延器17aで8フレーム遅延した信号、D1はANDゲート16aから出力されるSY1/7一致パルスを6フレーム遅延器17bで6フレーム遅延した信号、D2はANDゲート16bから出力されるSY2/7一致パルスを4フレーム遅延器17cで4フレーム遅延した信号、D3はANDゲート16cから出力されるSY3/7一致パルスを2フレーム遅延器17dで2フレーム遅延した信号、D4はANDゲート16dから出力されるSY4/7一致パ

ルス、CBは組み合わせ回路18から出力される1の数、CPはコンパレータ19から出力されるしきい値との比較結果、FRはフレームカウンタ20から出力されるフレーム番号である。

【0033】すべてのシンクコードが検出できた場合、D0、D1、D2、D3、D4は同じタイミングで1となる。従って、CBは5となる。しきい値を3とすると、CPは0になり、FRは26にプリセットされ、以後シンクコードがしきい値以上一致するまで1から26のカウンタアップを繰り返す。

【0034】次に、シンクコードにエラーがあった場合について説明する。図8はシンクコードにエラーがあった場合のタイミングチャートである。図8の斜線は、シンクコードがエラーであることを示す。図8のように、シンクコードが他のパターンに化けている、もしくは、存在しないパターンになっている場合、D0、D1、D2、D3、D4はあるところは1となり、あるところは0となる。しかしながら、CBがしきい値3以上の時、CPは「1」となる。したがって、FRは26にプリセットされ、以後シンクコードがしきい値以上一致するまで1から26のカウンタアップを繰り返す。この動作により、シンクコードにエラーが含まれた場合においても、しきい値を越えない程度であれば正しくフレーム番号を出力する事が可能である。

【0035】なお、本実施例では同期信号のパターンの2フレームを1ブロックとして、10フレーム中、所定のパターンと3ブロック以上一致したか検出し、フレームカウンタの値をプリセットしたが、それぞれ他の値にしても良い。また、バーストエラーの発生後などに、値を切り替えるなどすると、より高い精度でフレーム番号を検出、補正する事が可能である。

【0036】また、本実施例ではフレーム番号26のみを検出して、フレームカウンタをプリセットする構成としたが、他のフレーム番号にしても良い。また複数のフレーム番号を検出して、フレームカウンタをプリセットする構成としても良い。複数のフレーム番号を検出することにより、エラー発生時のフレーム番号の補正をより高い精度で行うことが可能である。

【0037】また、本実施例ではハードウェアで構成したが、ソフトウェアで実現してもよい。

【0038】

【発明の効果】本発明によれば、同期信号のパターンのビット長が小さく、他のフレーム番号を示す同期信号との符号間距離が小さい場合においても、フレーム番号を誤検出することなく安定にフレーム番号を出力すること

が可能である。

【図面の簡単な説明】

【図1】本発明によるフレーム番号検出装置の実施例のブロック図

【図2】従来例および本発明の実施例のフレーム番号検出装置に入力される入力信号のフォーマットを示す図

【図3】従来例および本発明の実施例のフレーム番号検出装置に入力される入力信号の同期信号のパターンを示す図

10 【図4】従来例および本発明の実施例のフレーム番号検出装置に入力される入力信号の同期信号の1ビットのビットシフトで他の同期信号と誤るものを示す図

【図5】従来例および本発明の実施例のフレーム番号検出装置に入力される入力信号の同期信号の1ビットのビットシフトでフレーム番号を誤ることを説明する図

【図6】本発明の実施例のシンク検出・補間器の動作を説明するタイミングチャート

【図7】本発明の実施例におけるシンクコードにエラーがない場合のタイミングチャート

20 【図8】本発明の実施例におけるシンクコードにしきい値を越えない程度のエラーがあった場合のタイミングチャート

【符号の説明】

1 同期パターン抽出手段

2 比較手段

11 S/P変換器

12 SYNC検出・補間器

13 タイミング調整器

14 a, 14 b Dフリップフロップ

30 15 a SY1パターン一致検出器

15 b SY2パターン一致検出器

15 c SY3パターン一致検出器

15 d SY4パターン一致検出器

15 e SY6パターン一致検出器

15 f SY7パターン一致検出器

16 a, 16 b, 16 c, 16 d, 16 e アンドゲート

17 a 8フレーム遅延器

17 b 6フレーム遅延器

40 17 c 4フレーム遅延器

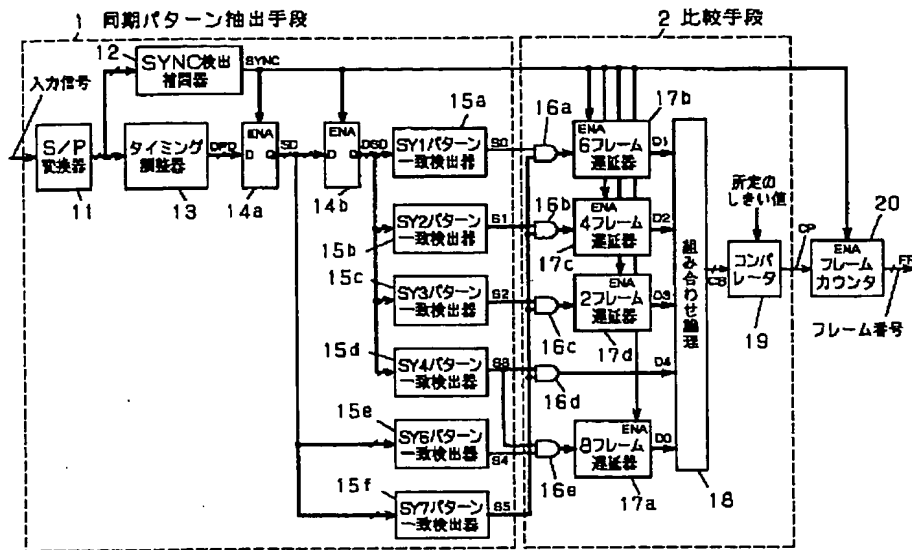
17 d 2フレーム遅延器

18 組み合わせ論理

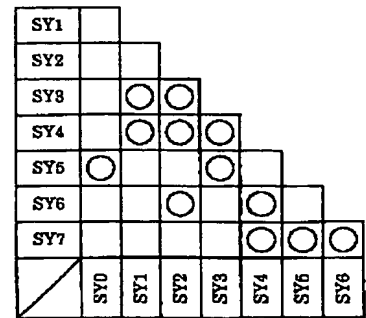
19 コンパレータ

20 フレームカウンタ

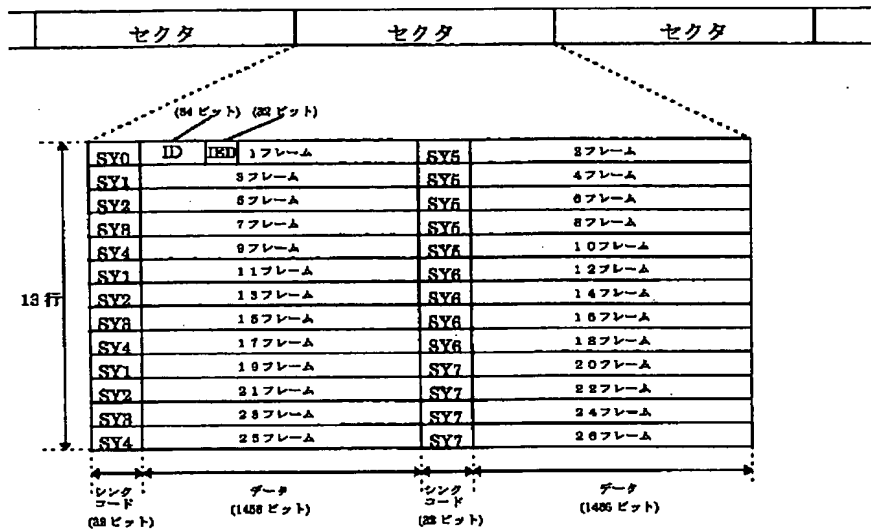
【図1】



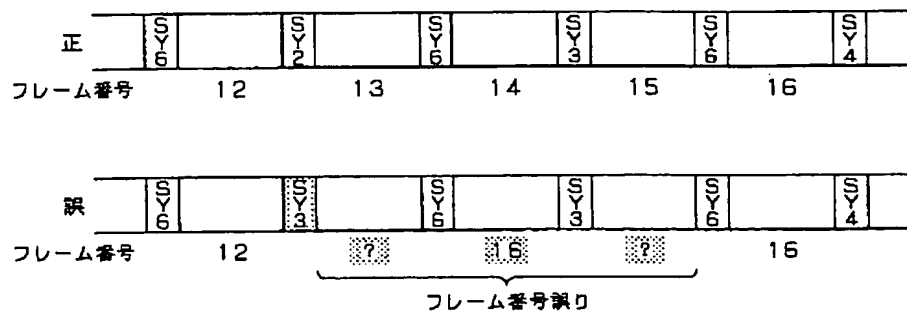
【図4】



【図2】



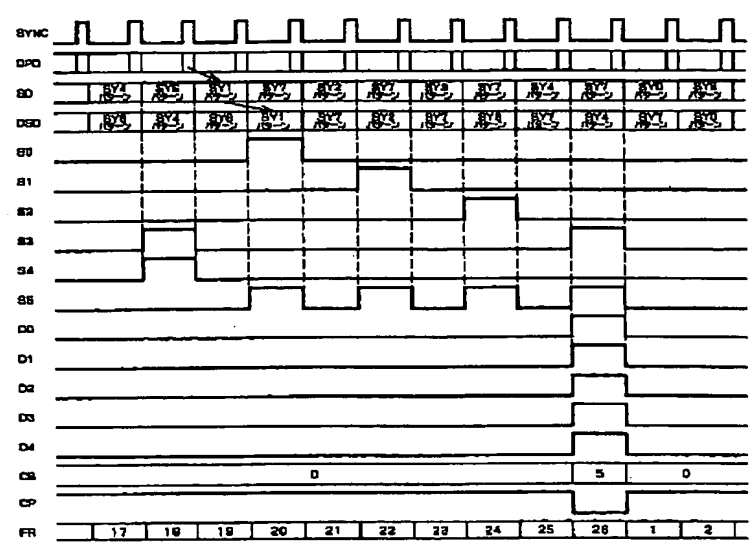
【図5】



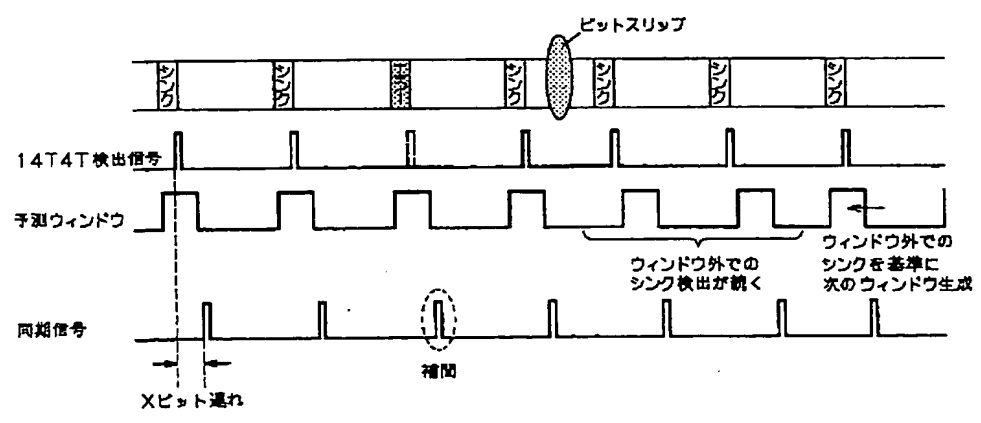
【図3】

シンク 番号	シンクコード	
	特定コード	14T4T
SY0	0001 0010 0100 0	100 0000 0000 0001 0001
	0001 0010 0000 0	100 0000 0000 0001 0001
	1001 0010 0000 0	100 0000 0000 0001 0001
	1001 0010 0100 0	100 0000 0000 0001 0001
SY1	0000 0100 0000 0	100 0000 0000 0001 0001
	0000 0100 0100 0	100 0000 0000 0001 0001
	1000 0100 0100 0	100 0000 0000 0001 0001
	1000 0100 0000 0	100 0000 0000 0001 0001
SY2	0001 0000 0000 0	100 0000 0000 0001 0001
	0001 0000 0100 0	100 0000 0000 0001 0001
	1001 0000 0100 0	100 0000 0000 0001 0001
	1001 0000 0000 0	100 0000 0000 0001 0001
SY3	0000 1000 0000 0	100 0000 0000 0001 0001
	0000 1000 0100 0	100 0000 0000 0001 0001
	1000 0010 0100 0	100 0000 0000 0001 0001
	1000 0010 0000 0	100 0000 0000 0001 0001
SY4	0010 0000 0000 0	100 0000 0000 0001 0001
	0010 0000 0100 0	100 0000 0000 0001 0001
	1000 1000 0100 0	100 0000 0000 0001 0001
	1000 1000 0000 0	100 0000 0000 0001 0001
SY5	0010 0010 0100 0	100 0000 0000 0001 0001
	0010 0010 0000 0	100 0000 0000 0001 0001
	1000 1001 0000 0	100 0000 0000 0001 0001
	1000 0001 0000 0	100 0000 0000 0001 0001
SY6	0010 0100 1000 0	100 0000 0000 0001 0001
	0010 0000 1000 0	100 0000 0000 0001 0001
	1001 0000 1000 0	100 0000 0000 0001 0001
	1000 0000 0100 0	100 0000 0000 0001 0001
SY7	0010 0100 0100 0	100 0000 0000 0001 0001
	0010 0100 0000 0	100 0000 0000 0001 0001
	1000 1000 1000 0	100 0000 0000 0001 0001
	1000 0000 1000 0	100 0000 0000 0001 0001

【図7】



【図6】





【図8】

